

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-202427

(43)Date of publication of application : 04.08.1995

-----  
-----  
(51)Int. Cl. H05K 3/46  
H05K 1/02

-----  
-----  
(21)Application number : 05-355498 (71)Applicant : NEC CORP

(22)Date of filing : 29.12.1993 (72)Inventor : HASEGAWA SHINICHI  
TAMURA HIROYOSHI

-----  
-----  
(54) PRODUCTION OF MULTILAYER ORGANIC RESIN WIRING LAYER

(57)Abstract:

PURPOSE: To strip an organic resin insulating layer from a basic material with no adverse effect on a multilayer organic resin wiring layer by irradiating with ultraviolet rays.

CONSTITUTION: A polyimide insulating layer 121 is formed on a silicon glass substrate 111. Polyimide insulating layers and wiring layers are laminated on the polyimide insulating layers 121 thus forming a first block 100 along with the polyimide insulating layer 121. When the first block is stripped from the silicon glass substrate 111, the silicon glass substrate 111 is irradiated with excimer laser 1 from the back side thereof. The ultraviolet rays emitted from the excimer laser 1 cause photochemical reaction with the polyimide insulating layer 121. Consequently, the polyimide insulating layer 121 is removed from the interface with the silicon glass substrate

111 which is thereby stripped from the first block.

---

LEGAL STATUS [Date of request for examination] 14.03.1995  
[Date of sending the examiner's decision of rejection] 01.04.1997  
[Kind of final disposal of application other than the examiner's decision  
of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

**\* NOTICES \***

JPO and INPIT are not responsible for any  
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may  
not reflect  
the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] The 1st step which prepares an organic resin layer on the substrate  
which penetrates a beam of light, and the field in which said organic resin  
layer of said substrate was formed are the manufacture approach of the  
organic resin multilayer-interconnection layer containing the 2nd step  
which irradiate a beam of light in an opposite field, and said organic resin  
layer is made to produce photochemical reaction, and exfoliates said  
substrate and said organic resin layer.

[Claim 2] The manufacture approach of the organic resin

multilayer-interconnection layer according to claim 1 characterized by said substrate containing quartz glass.

[Claim 3] The manufacture approach of the organic resin multilayer-interconnection layer according to claim 1 characterized by said organic resin layer containing photosensitive polyimide.

[Claim 4] The manufacture approach of the organic resin multilayer-interconnection layer according to claim 1 characterized by said beams of light in said 2nd step being ultraviolet rays.

[Claim 5] The manufacture approach of the organic resin multilayer-interconnection layer according to claim 4 characterized by said ultraviolet rays being irradiated by excimer laser.

[Claim 6] The 1st step which prepares the 1st organic resin layer on the 1st substrate which penetrates a beam of light, The 2nd step which carries out the laminating of a wiring layer and the organic resin insulating layer by turns on said 1st organic resin layer, The 1st block is manufactured by the 3rd step which prepares the 1st organic resin glue line on the organic resin insulating layer formed at this 2nd step, and a wiring layer. The 4th step which carries out the laminating of an organic resin insulating layer and the wiring layer by turns on the 2nd substrate, The 2nd block is manufactured by the 5th step which prepares the 2nd organic resin glue line on the organic resin insulating layer formed at this 4th step, and a wiring layer. Said the 1st block and said block of the 2nd are connected by the 6th step which pressurizes while heating said the 1st block and said block of the 2nd, and pastes up mutually said 1st organic resin glue line and said 2nd organic resin glue line. The manufacture approach of the organic resin multilayer-interconnection layer characterized by exfoliating said 1st substrate from said 1st organic resin layer from the 7th step which a beam of light is irradiated [ step ] in a field opposite to the field in which said 1st organic resin layer of said 1st substrate is prepared, and makes said organic resin layer produce photochemical reaction.

[Claim 7] The manufacture approach of the organic resin multilayer-interconnection layer according to claim 6 which a bump is formed in one [ at least ] front face of said 1st block and said 2nd block, and is characterized by connecting one [ at least ] wiring layer and said bump of said 1st block and said 2nd block in said 8th step.

[Claim 8] The manufacture approach of the organic resin multilayer-interconnection layer according to claim 6 characterized by said 1st substrate containing quartz glass.

[Claim 9] The manufacture approach of the organic resin

multilayer-interconnection layer according to claim 6 characterized by said 2nd substrate being a ceramic substrate.

[Claim 10] The manufacture approach of the organic resin multilayer-interconnection layer according to claim 6 characterized by said 2nd substrate containing polyimide resin.

[Claim 11] The manufacture approach of the organic resin multilayer-interconnection layer according to claim 6 characterized by said 1st organic resin layer containing photosensitive polyimide.

[Claim 12] The manufacture approach of the organic resin multilayer-interconnection layer according to claim 6 characterized by said beams of light in said 7th step being ultraviolet rays.

[Claim 13] The manufacture approach of the organic resin multilayer-interconnection layer according to claim 12 characterized by said ultraviolet rays being irradiated by excimer laser.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the manufacture approach of the organic resin multilayer-interconnection layer which connects these and is used as a final multilayer-interconnection layer, after dividing and manufacturing especially a wiring layer to two or more blocks about the manufacture approach of an organic resin multilayer-interconnection layer of having the multilayer-interconnection layer which used organic resin for layer insulation.

[Description of the Prior Art] The manufacture approach of the conventional organic resin multilayer-interconnection layer was what carries out the laminating of an organic resin layer and the wiring layer one by one from the lowest layer to the maximum upper layer. There is a method of dividing and manufacturing a wiring layer to two or more blocks as the manufacture approach of the organic resin multilayer-interconnection layer replaced with this. An example of the manufacture approach of the organic resin multilayer-interconnection layer using this approach is indicated by JP, 5-206643, A. By this approach, a final organic resin

multilayer-interconnection layer is obtained by connecting two or more blocks manufactured beforehand. There are the following advantages in the above-mentioned manufacture approach. There is an advantage that 1st production time can be shortened. It is because two or more blocks can be manufactured in parallel. There is an advantage that 2nd it is reliable. In the conventional manufacture approach, heating and pressurization are repeated. Many heat stress at a subsequent process joins the layer of the bottom formed especially first. For this reason, degradation of organic resin arises in the lowermost layer, and the dependability of a multilayer-interconnection layer falls. On the other hand, by the approach of blocking and manufacturing a multilayer-interconnection layer, since there are comparatively few counts of a laminating of each block, degradation of an organic resin layer is prevented and the dependability of a multilayer-interconnection layer improves. The advantage that the manufacture yield can be improved is in the 3rd. If a defect occurs in which layer which carried out the laminating in the conventional manufacture approach, the whole multilayer-interconnection layer will become a defect. On the other hand, by the approach of blocking and manufacturing a multilayer-interconnection layer, a check of operation is performed in the phase of a block, only the block of an excellent article is connected, and a final multilayer-interconnection layer is manufactured. For this reason, the manufacture yield improves.

[Problem(s) to be Solved by the Invention] On the other hand, there are the following technical problems in the above-mentioned manufacture approach. That is, by the above-mentioned manufacture approach, each block is formed on an independent substrate. For this reason, when connecting each block, a base material must be removed from a block. In the technique indicated by the above-mentioned official report, a block is formed on an aluminum substrate and this aluminum substrate is dissolved in the hydrochloric-acid water solution after block formation. And there was a trouble that the organic resin multilayer-interconnection layer itself will deteriorate at this process. Moreover, there is also an approach of making the substrate itself of having formed the block remain inside a final product like JP,5-95191,A. However, in the case of this approach, a coefficient of thermal expansion is different in the substrate and the organic resin layer in which the block was formed. For this reason, in case heat is applied and interblock connection is made, there is a trouble that a crack may occur in a wiring layer.

[Means for Solving the Problem] In order to solve an above-mentioned technical problem, the manufacture approach of the organic resin

multilayer-interconnection layer of the invention in this application contains the 2nd step which irradiates ultraviolet rays in the field where the 1st step which prepares an organic resin layer on the substrate which penetrates ultraviolet rays and the field in which said organic resin layer of said substrate was formed are opposite, and exfoliates said substrate and said organic resin layer.

[Example] Next, one example of this invention is explained with reference to a drawing. The outline of the organic resin multilayer-interconnection layer first manufactured by this example is explained.

[0002] [Outline] In the organic resin multilayer-interconnection layer of this example, polyimide is used as organic resin which constitutes an insulating layer. Polyimide insulation layer thickness is 20 micrometers. Moreover, wiring width of face [ in / in the thickness of a wiring layer / 10 micrometers and a wiring layer ] is 25 micrometers. Furthermore, the path of a veer hole which connects between wiring layers is 100 micrometers. As long as there is no notice special to a publication, the dimension of the polyimide insulating layer formed by this example, a wiring layer, and a veer hole shall follow this. Moreover, low-fever expansion coefficient photosensitivity polyimide is used for a polyimide insulating layer. Low-fever expansion coefficient photosensitivity polyimide is photosensitive polyimide whose coefficient of thermal expansion is 10 ppm - 30 ppm. On the other hand, the polyimide resin which has a glass transition point is used for a polyimide glue line. A wiring layer and a bump are formed withgold. After specifically forming a pattern with the photolithography technique which used the photoresist, it is formed by performing electrolysis gold plate on this pattern.

[Manufacture of the 1st block] Reference of drawing 1 (a) - drawing 1 (c) and drawing 2 (a) - drawing 2 (c) forms the 1st block 100 on the quartz-glass substrate 111 in step 1 - step 6.

[Step 1] Reference of drawing 1 (a) forms the uniform polyimide insulating layer 121 on the quartz-glass substrate 111 in step 1. The thickness of the quartz-glass substrate 111 is 2mm. Moreover, the polyimide insulating layer 121 is formed using low-fever expansion photosensitivity polyimide.

[Step 2] Reference of drawing 1 (b) forms a wiring layer 131 on the polyimide insulating layer 121 in step 2. A wiring layer 131 is formed by the usual approach. That is, after forming a pattern with the photolithography technique which used the photoresist, a wiring layer 131 is formed by performing electrolysis gold plate to this pattern. It is used as connection wiring, and also a wiring layer 131 is used as wiring for touch-down.

[Step 3] Reference of drawing 1 (c) forms the polyimide insulating layer

122 on a wiring layer 131 in step 3. The veer hole 141 is formed in the polyimide insulating layer 122. The polyimide insulating layer 122 and the veer hole 141 are formed at the following processes. As the 1st process, the varnish of low-thermal expansion photosensitivity polyimide is applied on a wiring layer 131. The applied polyimide varnish is exposed and developed as the 2nd process, and the veer hole 141 is formed. As the 3rd process, the cure of the polyimide varnish with which the veer hole 141 was formed is carried out. Of this, the polyimide insulating layer 122 and the veer hole 141 are formed. The thickness of the polyimide insulating layer 122 is 20 micrometers.

[Step 4] Reference of drawing 2 (a) carries out the laminating of a wiring layer 132, the polyimide insulating layer 123, and the wiring layer 133 to order on the polyimide insulating layer 122 in step 4. These layers are formed by repeating and performing the process of step 2 and step 3. The dimension and the quality of the material of these layers are the same as what was formed at steps 2 and 3.

[Step 5] Reference of drawing 2 (b) forms the polyimide glue line 151 and the veer hole 143 on a wiring layer 133 in step 5. The polyimide glue line 151 and the veer hole 143 are formed at the following processes. As the 1st process, the polyimide varnish which has a glass transition point is applied on a wiring layer 133. That is, the polyimide glue line 151 differs in the property of the polyimide used from the polyimide insulating layers 121-123. The applied polyimide varnish is exposed and developed as the 2nd process, and the veer hole 143 is formed. As the 3rd process, the cure of the polyimide varnish with which the veer hole 143 was formed is carried out. Thereby, the polyimide glue line 151 and the veer hole 143 are formed. The thickness of the polyimide glue line 151 is 10 micrometers.

[Step 6] Reference of drawing 2 (c) forms a bump 161 in step 6. A bump 161 connects the 2nd block and the block of the 1st which are created at the below-mentioned process. A bump 161 is connected to a wiring layer 133 through the veer hole 143. After a bump 161 forms a pattern with the photolithography technique which used the photoresist, it is formed by performing electrolysis gold plate on this pattern. The thickness of gold plate is 10 micrometers. The 1st block 100 is formed of the process of steps 1-6. At step 4 of this example, the laminating of the two-layer wiring layer was carried out as an example. At an actual process, the number of wiring layers formed at step 4 is defined according to the total number of wiring layers which should be contained in the 1st block 100.

[2nd block] Reference of drawing 3 (a) - (c) and drawing 4 (a) - (c) forms the 2nd block 200 on a ceramic substrate 211 in step 7 - step 13. There

is no limit in the chronological sequence by which steps 1-6 and steps 7-13 are performed. That is, steps 7-13 may be performed by the point or coincidence rather than steps 1-6.

[Step 7] Reference of drawing 3 (a) forms a wiring layer 231 on a ceramic substrate 211 in step 7. A ceramic substrate 211 has a pin 212 in a field opposite to the field in which a wiring layer 231 is formed. A pin 212 is used as an I/O signal pin and a power-source pin after completion of a polyimide multilayer-interconnection substrate. A wiring layer 231 is formed by the same approach as step 2. It is used as wiring for connection, and also a wiring layer 231 is used as wiring for touch-down.

[Step 8] Reference of drawing 3 (b) forms the polyimide insulating layer 221 on a wiring layer 231 in step 8. The veer hole 241 is formed in the polyimide insulating layer 221. The polyimide insulating layer 221 and the veer hole 241 are formed by the same approach as step 3.

[Step 9] Reference of drawing 3 (c) forms a wiring layer 232, the polyimide insulating layer 222, and a wiring layer 233 on the polyimide insulating layer 221 in step 9. These layers are formed by the same approach as step 4.

[Step 10] Reference of drawing 4 (a) forms the polyimide insulating layer 223 on the polyimide insulating layer 222 in step 10. The veer hole 243 is formed in the polyimide insulating layer 223. The polyimide insulating layer 223 and the veer hole 243 are formed by the same approach as step 3.

[Step 11] Reference of drawing 4 (b) forms a wiring layer 234 on the polyimide insulating layer 223 in step 11. A wiring layer 234 is formed by the same approach as step 2.

[Step 12] Reference of drawing 4 (c) forms the polyimide glue line 251 on a wiring layer 234 in step 12. The polyimide glue line 251 is formed by the same approach as step 5. The thickness of the polyimide glue line 251 is the same as the case of step 5. The 2nd block 200 is formed of the process of steps 6-12. At steps 9-11 of this example, the laminating of the wiring layer of three layers was carried out as an example. At an actual process, the number of wiring layers formed at steps 9-11 is defined according to the total number of wiring layers which should be contained in the 2nd block 200.

[Connection between the 1st block 100 and the 2nd block 200] Reference of drawing 5 - drawing 8 connects the 1st block 100 and the block 200 of the 2nd in step 13 - step 20.

[Step 13] Reference of drawing 5 connects the 1st block 100 and the block 200 of the 2nd heating and by pressurizing in step 13. Connection of the



1st block 100 and the 2nd block 200 is made at the following processes. Positioning of the 1st block 100 is performed as the 1st process. That is, positioning of the 1st block 100 is performed so that the bump 161 of the 1st block 100 may be inserted in the predetermined hole 244 of the 2nd block 200. As the 2nd process, the 1st block 100 is laid on the 2nd block 200. As the 3rd process, each block is heated so that it may become the temperature more than the glass transition point of the polyimide glue lines 151 and 251. With this heating, the polyimide glue line 151 and the polyimide glue line 251 paste up mutually. Moreover, in this step, a bump 161 dissolves and it connects with a wiring layer 234. That is, the 1st block 100 and the block 200 of the 2nd are connected electrically. The concrete heating / pressurization approach is as follows. Heating / pressurization process is performed with auto PUREGU mold vacuum press equipment. A pressurization gas uses nitrogen gas. A pressurization pressure and heating / pressurization time amount are 350 degrees C, 14kg [ /square ] SENCHIMETA, and 60 seconds whenever [stoving temperature ], respectively. Moreover, at this heating / pressurization process, a substrate is laid on a platen. The laid substrate is sealed with a polyimide film and the interior is made into a vacua. Thereby, it can press in homogeneity. In addition, sealing by the polyimide film applies jointing material to the perimeter of a platen, and is performed by pasting up the perimeter of a polyimide film on this jointing material.

[Step 14] If drawing 6 (a) is referred to, in step 14, ultraviolet rays will be irradiated by the quartz-glass substrate 111 by excimer laser 1. This step is the characteristic part of this invention. Since the quartz-glass substrate 111 is transparent, the ultraviolet rays which excimer laser 1 irradiates penetrate the quartz-glass substrate 111, and reach the polyimide insulating layer 121. Photochemical reaction arises in the part in which ultraviolet rays were irradiated among the polyimide insulating layers 121 located in an interface with the quartz-glass substrate 111. By this photochemical reaction, the quartz-glass substrate 111 and the polyimide insulating layer 121 exfoliate. When KrF is used as laser gas, the excimer laser 1 with a wavelength [ of 248nm ] and an energy density of 0.8J [ /square centimeter ] can remove the polyimide insulating layer 121 with a thickness of about 1 micrometer. As excimer laser, industrial excimer laser INDEX200 series by Sumitomo Heavy Industries, Ltd. can be used, for example. moreover -- the photochemical reaction of the exposure light of excimer laser 1, and the polyimide insulating layer 121 -- the Materials Science Society of Japan issue "material science" -- it is indicated by 115th page - the 121st page of the 3 volume [ 26th ] No.

(July, 1989). At this step, since the quartz-glass substrate 111 is exfoliated by excimer laser 1, the 1st block 100 does not deteriorate. Moreover, at this step, since exfoliation is performed by the photochemical reaction, the 1st block 100 is not heated too much. For this reason, the 1st block 100 does not cause a failure by heat stress.

[Step 15] Reference of drawing 6 (b) moves excimer laser 1 in step 15. That is, since all the adhesion sides of the quartz-glass substrate 111 and the polyimide insulating layer 121 are exfoliated, excimer laser 1 is moved so that the quartz-glass substrate 111 whole surface may be scanned.

[Step 16] Reference of drawing 7 (a) removes the quartz-glass substrate 111 from the polyimide insulating layer 121 in step 16.

[Step 17] Reference of drawing 7 (b) forms the veer hole 1241 in the polyimide insulating layer 121 in step 18. The veer hole 1241 is formed of a dry etching process.

[Step 18] Reference of drawing 8 (a) forms a bump 1261 on the polyimide insulating layer 121 in step 19. A bump 1261 connects with a wiring layer 131 through the veer hole 1241. A bump 1261 is formed by the same approach as step 6.

[Step 19] Reference of drawing 8 (b) forms the polyimide glue line 1251 on the polyimide insulating layer 121 in step 20. The veer hole 1242 is formed in the polyimide glue line 1251. The polyimide glue line 1251 and the veer hole 1241 are formed by the same approach as step 5. The 1st block 100 and the block 200 of the 2nd are connected by steps 13-20, and the block layered product 1200 is formed of them.

[Step 20] Reference of drawing 9 connects the 3rd block 300 on the block layered product 1200 in step 21. The 3rd block 300 is formed by the same approach as the 1st block 100. The block layered product 1200 and the 3rd block 300 are connected by the same approach as steps 13-20. Moreover, the quartz-glass substrate 311 adhering to the 3rd block 300 is the same approach as steps 14-16, and is removed from the 3rd block 300. Step 13 - step 20 are repeated until it carries out the laminating of all the predetermined blocks.

Stereo mode] besides [ This invention other than an above-mentioned example can deform variously, and can be carried out. Although gold was adopted as the 1st as a wiring material in the above-mentioned example, low resistance metals, such as copper, can also be used. Although the ceramic substrate 211 was adopted as the 2nd as a base material of the 2nd block 200 in the above-mentioned example, a hard organic resin substrate can also be used instead of a ceramic substrate 211. The shaping substrate of polyimide resin can be mentioned as an example of a hard organic resin

substrate. In the case of a polyimide resin shaping substrate, a pin 212 is attached in the penetration through hole formed in the substrate by driving in a pin 212. When a polyimide resin shaping substrate is used as the base material of the 2nd block 200, the coefficient of thermal expansion of the 2nd block 200 by which a laminating is carried out on it, and the coefficient of thermal expansion of a base material can be made in agreement. The failure by heat stress is prevented by making a coefficient of thermal expansion equal. For this reason, especially heat stress is suitable for manufacture of the wiring substrate of the large area quantity laminating which poses a problem. Although it applied when a polyimide multilayer-interconnection substrate was divided into a block and the exfoliation process by excimer laser was manufactured [ 3rd ] by this example, the applicability of this invention is not limited to this. That is, this invention is applicable to all the techniques for which exfoliation with a polyimide insulating layer and a base material is needed. Although polyimide was used [ 4th ] as an insulating-layer ingredient of a multilayer-interconnection layer by this example, the applicability of this invention is not limited to this. Anythings can be used, if photochemical reaction is produced and exfoliation with a base material can be performed by this photochemical reaction by irradiating a beam of light.

[Effect of the Invention] As mentioned above, the block with which the organic resin multilayer-interconnection layer was formed, and its base material were made to exfoliate in this invention using the photochemical reaction of excimer laser and an organic resin insulating layer. For this reason, an organic resin multilayer-interconnection layer does not deteriorate at an exfoliation process. Moreover, the failure of the organic resin multilayer-interconnection layer produced at an exfoliation process can also decrease. That is, this invention has the effectiveness that the dependability of an organic resin multilayer-interconnection layer improves.

[Brief Description of the Drawings]

[Drawing 1] Drawing showing the manufacture approach of the 1st block in order of a process among one example of this invention.

[Drawing 2] Drawing showing the manufacture approach of the 1st block in order of a process among one example of this invention.

[Drawing 3] Drawing showing the manufacture approach of the 2nd block in order of a process among one example of this invention.

[Drawing 4] Drawing showing the manufacture approach of the 2nd block in order of a process among one example of this invention.

[Drawing 5] Drawing showing the connection method of the 1st block and the 2nd block in order of a process among one example of this invention.

[Drawing 6] Drawing showing the exfoliation approach of of the 1st block and base material in order of a process among one example of this invention.

[Drawing 7] Drawing showing the production process of a block layered product in order of a process among one example of this invention.

[Drawing 8] Drawing showing the production process of a block layered product in order of a process among one example of this invention.

[Drawing 9] Drawing showing the connection method of a block layered product and the 3rd block in order of a process among one example of this invention.

[Description of Notations]

1 Excimer Laser

100 1st Block

111 Quartz-Glass Substrate

121 Polyimide Insulating Layer

122 Polyimide Insulating Layer

123 Polyimide Insulating Layer

131 Wiring Layer

132 Wiring Layer

133 Wiring Layer

141 Veer Hole

143 Veer Hole

151 Polyimide Glue Line

161 Bump

200 2nd Block

211 Ceramic Substrate

212 Pin

221 Polyimide Insulating Layer

222 Polyimide Insulating Layer

223 Polyimide Insulating Layer

231 Wiring Layer

232 Wiring Layer  
233 Wiring Layer  
234 Wiring Layer  
241 Veer Hole  
243 Veer Hole  
244 Veer Hole  
251 Polyimide Glue Line  
300 3rd Block  
311 Quartz-Glass Substrate  
1200 Block Layered Product  
1241 Veer Hole  
1242 Veer Hole  
1251 Polyimide Glue Line  
1261 Bump

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-202427

(43)公開日 平成7年(1995)8月4日

(51)Int.Cl. <sup>8</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 0 5 K 3/46	B	6921-4E		
	E	6921-4E		
	T	6921-4E		
	X	6921-4E		
1/02	T			

審査請求 有 請求項の数13 書面 (全 8 頁)

(21)出願番号 特願平5-355498

(22)出願日 平成5年(1993)12月29日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 長谷川 真一

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 田村 浩悦

東京都港区芝五丁目7番1号 日本電気株式会社内

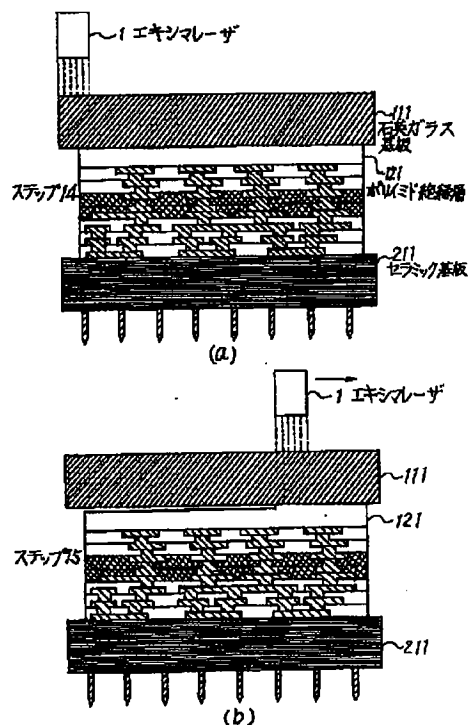
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 有機樹脂多層配線層の製造方法

(57)【要約】

【目的】 紫外線を照射することによって、有機樹脂多層配線層に悪影響を及ぼすことなく、有機樹脂絶縁層とその基材とを剥離する。

【構成】 石英ガラス基板111上には、ポリイミド絶縁層121が形成される。ポリイミド絶縁層121上には、ポリイミド絶縁層と配線層とが積層され、ポリイミド絶縁層121とともに第1のブロック100を形成する。第1のブロック100と石英ガラス基板111を剥離するときには、石英ガラス基板111の背面からエキシマレーザ1が照射される。エキシマレーザ1が照射照射する紫外線と、ポリイミド絶縁層121とが光化学反応を起こす。この光化学反応によって、石英ガラス基板111との界面に位置するポリイミド絶縁層121が除去され、石英ガラス基板111が第1のブロック100から剥離される。



## 【特許請求の範囲】

【請求項 1】 光線を透過する基板上に有機樹脂層を設ける第 1 のステップと、  
前記基板の前記有機樹脂層が形成された面とは反対の面に光線を照射して前記有機樹脂層に光化学反応を生じさせ前記基板と前記有機樹脂層とを剥離する第 2 のステップとを含む有機樹脂多層配線層の製造方法。

【請求項 2】 前記基板が石英ガラスを含むことを特徴とする請求項 1 記載の有機樹脂多層配線層の製造方法。

【請求項 3】 前記有機樹脂層が感光性ポリイミドを含むことを特徴とする請求項 1 記載の有機樹脂多層配線層の製造方法。

【請求項 4】 前記第 2 のステップにおける前記光線が紫外線であることを特徴とする請求項 1 記載の有機樹脂多層配線層の製造方法。

【請求項 5】 前記紫外線がエキシマレーザによって照射されることを特徴とする請求項 4 記載の有機樹脂多層配線層の製造方法。

【請求項 6】 光線を透過する第 1 の基板上に第 1 の有機樹脂層を設ける第 1 のステップと、  
前記第 1 の有機樹脂層上に配線層と有機樹脂絶縁層とを交互に積層する第 2 のステップと、  
この第 2 のステップで形成された有機樹脂絶縁層および配線層の上に第 1 の有機樹脂接着層を設ける第 3 のステップとにより第 1 のブロックを製造し、  
第 2 の基板上に有機樹脂絶縁層と配線層とを交互に積層する第 4 のステップと、  
この第 4 のステップで形成された有機樹脂絶縁層および配線層の上に第 2 の有機樹脂接着層を設ける第 5 のステップとにより第 2 のブロックを製造し、  
前記第 1 のブロックと前記第 2 のブロックとを加熱するとともに加圧して前記第 1 の有機樹脂接着層と前記第 2 の有機樹脂接着層とを互いに接着する第 6 のステップによって前記第 1 のブロックと前記第 2 のブロックとを接続し、  
前記第 1 の基板の前記第 1 の有機樹脂層が設けられる面とは反対の面に光線を照射して前記有機樹脂層に光化学反応を生じさせる第 7 のステップより前記第 1 の基板を前記第 1 の有機樹脂層から剥離することを特徴とする有機樹脂多層配線層の製造方法。

【請求項 7】 前記第 1 のブロックと前記第 2 のブロックとの少なくとも一方の表面にバンプが形成され、  
前記第 8 のステップにおいて、前記第 1 のブロックと前記第 2 のブロックとの少なくとも一方の配線層と前記バンプとが接続されることを特徴とする請求項 6 記載の有機樹脂多層配線層の製造方法。

【請求項 8】 前記第 1 の基板が石英ガラスを含むことを特徴とする請求項 6 記載の有機樹脂多層配線層の製造方法。

【請求項 9】 前記第 2 の基板がセラミック基板である

ことを特徴とする請求項 6 記載の有機樹脂多層配線層の製造方法。

【請求項 10】 前記第 2 の基板がポリイミド樹脂を含むことを特徴とする請求項 6 記載の有機樹脂多層配線層の製造方法。

【請求項 11】 前記第 1 の有機樹脂層が感光性ポリイミドを含むことを特徴とする請求項 6 記載の有機樹脂多層配線層の製造方法。

【請求項 12】 前記第 7 のステップにおける前記光線が紫外線であることを特徴とする請求項 6 記載の有機樹脂多層配線層の製造方法。

【請求項 13】 前記紫外線がエキシマレーザによって照射されることを特徴とする請求項 12 記載の有機樹脂多層配線層の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、有機樹脂を層間絶縁に使用した多層配線層を有する有機樹脂多層配線層の製造方法に関し、特に配線層を複数のブロックに分割して製造した後これらを接続して最終的な多層配線層とする有機樹脂多層配線層の製造方法に関する。

【従来の技術】従来の有機樹脂多層配線層の製造方法は、有機樹脂層と配線層とを、最下層から最上層まで、順次積層していくものであった。これに代わる有機樹脂多層配線層の製造方法として、配線層を複数のブロックに分割して製造する方法がある。この方法を用いた有機樹脂多層配線層の製造方法の一例が特開平 5-206643 号に記載されている。この方法では、あらかじめ製造された複数のブロックを接続することにより、最終的な有機樹脂多層配線層が得られる。上述の製造方法には、以下のような利点がある。第 1 に、製造時間を短縮できるという利点がある。複数のブロックを並行して製造できるためである。第 2 に、信頼性が高いという利点がある。従来の製造方法の場合、加熱と加圧とが反復される。特に、最初に形成される最下部の層には、その後の工程で多数回の熱ストレスが加わる。このため、最下部の層に有機樹脂樹脂の劣化が生じ、多層配線層の信頼性が低下する。これに対し、多層配線層をブロック化して製造する方法では、各ブロックの積層回数が比較的に少ないため、有機樹脂層の劣化が防止され、多層配線層の信頼性が向上する。第 3 に、製造歩留まりを向上することができるという利点がある。従来の製造方法の場合、積層した何れかの層で不良が発生すると、多層配線層全体が不良となってしまう。一方、多層配線層をブロック化して製造する方法では、ブロックの段階で動作確認を行い、良品のブロックのみを接続して最終的な多層配線層を製造する。このため、製造歩留まりが向上する。

【発明が解決しようとする課題】一方、上述の製造方法には、次のような課題がある。すなわち、上述の製造方法では、各ブロックが、独立の基板上に形成される。こ

のため、各ブロックを接続するときには、ブロックから基材を取り除かなくてはならない。上記の公報に記載された技術では、アルミニウム基板上にブロックを形成し、ブロック形成後にこのアルミニウム基板を塩酸水溶液で溶解している。そして、この工程で有機樹脂多層配線層自体が劣化してしまうという問題点があった。また、特開平5-95191号のように、ブロックを形成した基板自体を最終製品の内部に残留させるという方法もある。しかしながら、この方法の場合、ブロックを形成した基板と有機樹脂層とで、熱膨張係数が相違する。このため、熱を加えてブロック間接続を行う際に、配線層に割れが発生することがある、という問題点がある。

【課題を解決するための手段】上述の課題を解決するため、本願発明の有機樹脂多層配線層の製造方法は、紫外線を透過する基板上に有機樹脂層を設ける第1のステップと、前記基板の前記有機樹脂層が形成された面とは反対の面に紫外線を照射して前記基板と前記有機樹脂層とを剥離する第2のステップとを含む。

【実施例】次に本発明の一実施例について、図面を参照して説明する。はじめに本実施例で製造される有機樹脂多層配線層の概略について説明する。

【0002】〔概略〕本実施例の有機樹脂多層配線層では、絶縁層を構成する有機樹脂としてポリイミドを用いる。ポリイミド絶縁層の厚さは $20\mu\text{m}$ である。また、配線層の膜厚は $10\mu\text{m}$ 、配線層における配線幅は $25\mu\text{m}$ である。さらに、配線層間を接続するビアホール径は $100\mu\text{m}$ である。記載に特別の断りがない限り、本実施例で形成されるポリイミド絶縁層、配線層およびビアホールの寸法はこれに従うものとする。また、ポリイミド絶縁層には、低熱膨張率感光性ポリイミドが使用される。低熱膨張率感光性ポリイミドとは、熱膨張係数が $10\text{ppm}$ ～ $30\text{ppm}$ の感光性ポリイミドである。一方、ポリイミド接着層には、ガラス転移点を有するポリイミド樹脂が使用される。配線層およびパンプは、金で形成される。具体的には、フォトリソグラフィ技術でパターンを形成した後、このパターン上に電解金メッキを施すことにより形成される。

〔第1のブロックの製造〕図1(a)～図1(c)および図2(a)～図2(c)を参照すると、ステップ1～ステップ6において、石英ガラス基板111上に第1のブロック100が形成される。

〔ステップ1〕図1(a)を参照すると、ステップ1において、石英ガラス基板111上に、均一なポリイミド絶縁層121が形成される。石英ガラス基板111の厚さは $2\text{mm}$ である。また、ポリイミド絶縁層121は、低熱膨張感光性ポリイミドを使用して形成する。

〔ステップ2〕図1(b)を参照すると、ステップ2において、ポリイミド絶縁層121上に配線層131が形成される。配線層131は、通常の方法で形成される。

すなわち、フォトリソグラフィ技術を使用したフォトリソグラフィ技術によってパターンを形成した後、このパターンに電解金メッキを施すことによって、配線層131が形成される。配線層131は、接続配線として使用される他、接地用の配線としても使用される。

〔ステップ3〕図1(c)を参照すると、ステップ3において、配線層131上にポリイミド絶縁層122が形成される。ポリイミド絶縁層122には、ビアホール141が形成される。ポリイミド絶縁層122およびビアホール141は、以下の工程で形成される。第1の工程として、低熱膨張感光性ポリイミドのワニス、配線層131上に塗布される。第2の工程として、塗布されたポリイミドワニスに露光、現像され、ビアホール141が形成される。第3の工程として、ビアホール141が形成されたポリイミドワニスがキュアされる。これによって、ポリイミド絶縁層122およびビアホール141が形成される。ポリイミド絶縁層122の厚さは、 $20\mu\text{m}$ である。

〔ステップ4〕図2(a)を参照すると、ステップ4において、配線層132、ポリイミド絶縁層123および配線層133が、ポリイミド絶縁層122上に順に積層される。これらの層は、ステップ2およびステップ3の工程を繰り返し実行することにより、形成される。これらの層の寸法および材質は、ステップ2および3で形成されたものと同じである。

〔ステップ5〕図2(b)を参照すると、ステップ5において、配線層133上にポリイミド接着層151およびビアホール143が形成される。ポリイミド接着層151およびビアホール143は、以下の工程で形成される。第1の工程として、ガラス転移点を有するポリイミドワニス、配線層133上に塗布される。すなわち、ポリイミド接着層151とポリイミド絶縁層121～123とでは、使用されるポリイミドの性質が異なる。第2の工程として、塗布されたポリイミドワニスに露光、現像され、ビアホール143が形成される。第3の工程として、ビアホール143が形成されたポリイミドワニスがキュアされる。これにより、ポリイミド接着層151およびビアホール143が形成される。ポリイミド接着層151の厚さは $10\mu\text{m}$ である。

〔ステップ6〕図2(c)を参照すると、ステップ6において、パンプ161が形成される。パンプ161は後述の工程で作成される第2のブロックと第1のブロックとを接続する。パンプ161は、ビアホール143を介して、配線層133に接続される。パンプ161は、フォトリソグラフィ技術を使用したフォトリソグラフィ技術でパターンを形成した後、このパターン上に電解金メッキを施すことによって形成される。金メッキの厚さは $10\mu\text{m}$ である。ステップ1～6の工程によって、第1のブロック100が形成される。本実施例のステップ4では、一例として、2層の配線層を積層した。実際の工程



では、第1のブロック100に含まれるべき全配線層数に応じて、ステップ4で形成される配線層数が定められる。

〔第2のブロック〕図3(a)～(c)および図4

(a)～(c)を参照すると、ステップ7～ステップ13において、第2のブロック200がセラミック基板211上に形成される。ステップ1～6とステップ7～13とが実行される時間的順序に制限はない。つまり、ステップ1～6よりも先もしくは同時に、ステップ7～13が実行されても良い。

〔ステップ7〕図3(a)を参照すると、ステップ7において、セラミック基板211上に配線層231が形成される。セラミック基板211は、配線層231が形成される面と反対の面に、ピン212を有する。ピン212は、ポリイミド多層配線基板の完成後、入出力信号ピンおよび電源ピンとして使用される。配線層231は、ステップ2と同様の方法で形成される。配線層231は、接続用配線として使用される他、接地用の配線としても使用される。

〔ステップ8〕図3(b)を参照すると、ステップ8において、配線層231上にポリイミド絶縁層221が形成される。ポリイミド絶縁層221には、ビアホール241が形成される。ポリイミド絶縁層221およびビアホール241は、ステップ3と同じ方法で形成される。

〔ステップ9〕図3(c)を参照すると、ステップ9において、ポリイミド絶縁層221上に、配線層232、ポリイミド絶縁層222および配線層233が形成される。これらの層は、ステップ4と同じ方法で形成される。

〔ステップ10〕図4(a)を参照すると、ステップ10において、ポリイミド絶縁層222上にポリイミド絶縁層223が形成される。ポリイミド絶縁層223には、ビアホール243が形成される。ポリイミド絶縁層223およびビアホール243は、ステップ3と同じ方法で形成される。

〔ステップ11〕図4(b)を参照すると、ステップ11において、ポリイミド絶縁層223上に配線層234が形成される。配線層234は、ステップ2と同じ方法で形成される。

〔ステップ12〕図4(c)を参照すると、ステップ12において、配線層234上にポリイミド接着層251が形成される。ポリイミド接着層251は、ステップ5と同じ方法で形成される。ポリイミド接着層251の厚さは、ステップ5の場合と同じである。ステップ6～12の工程によって、第2のブロック200が形成される。本実施例のステップ9～11では、一例として、3層の配線層を積層した。実際の工程では、第2のブロック200に含まれるべき全配線層数に応じて、ステップ9～11で形成される配線層数が定められる。

〔第1のブロック100と第2のブロック200との接続〕図5～図8を参照すると、ステップ13～ステップ20において、第1のブロック100と第2のブロック200とが接続される。

〔ステップ13〕図5を参照すると、ステップ13において、加熱・加圧することにより、第1のブロック100と第2のブロック200とが接続される。第1のブロック100と第2のブロック200の接続は以下の工程で行われる。第1の工程として、第1のブロック100の位置決めが行われる。すなわち、第1のブロック100のバンプ161が、第2のブロック200の所定のヴィアホール244に挿入されるように、第1のブロック100の位置決めが行われる。第2の工程として、第1のブロック100が第2のブロック200上に載置される。第3の工程として、ポリイミド接着層151および251のガラス転移点以上の温度になるように、各ブロックが加熱される。この加熱によって、ポリイミド接着層151とポリイミド接着層251とが、互いに接着する。またこのステップにおいて、バンプ161が融解し、配線層234と接続する。すなわち、第1のブロック100と第2のブロック200とが、電氣的に接続される。具体的な加熱・加圧方法は、以下の通りである。加熱・加圧工程は、オートプレグ型真空プレス装置で実行される。加圧気体は窒素ガスを使用する。加熱温度、加圧圧力および加熱・加圧時間は、それぞれ、350℃、14kg/平方センチメートル、および60秒である。また、この加熱・加圧工程では、基板はプラテン上に載置される。載置された基板は、ポリイミドフィルムによって密閉され、内部が真空状態にされる。これにより、均一にプレスを行うことができる。なお、ポリイミドフィルムによる密閉は、プラテンの周囲に接着部材を塗布し、この接着部材にポリイミドフィルムの周囲を接着することにより行う。

〔ステップ14〕図6(a)を参照すると、ステップ14において、エキシマレーザ1によって石英ガラス基板111に紫外線が照射される。本ステップが本発明の特徴的部分である。石英ガラス基板111が透明であるため、エキシマレーザ1が照射する紫外線は、石英ガラス基板111を透過し、ポリイミド絶縁層121に到達する。石英ガラス基板111との界面に位置するポリイミド絶縁層121のうち、紫外線が照射された部分では、光化学反応が生じる。この光化学反応によって、石英ガラス基板111とポリイミド絶縁層121とが剥離される。レーザガスとしてKrFを用いた場合、波長248nm、エネルギー密度0.8J/平方センチメートルのエキシマレーザ1によって、約1μmの厚さのポリイミド絶縁層121を除去することができる。エキシマレーザとしては、例えば、住友重機械工業株式会社製の産業用エキシマレーザINDEX200シリーズを用いることができる。また、エキシマレーザ1の照射光とポリ

イミド絶縁層121との光化学反応については、日本材料科学会発行「材料科学」第26巻第3号(1989年7月)第115頁～第121頁に記載されている。本ステップでは、エキシマレーザ1によって石英ガラス基板111を剥離するため、第1のブロック100が劣化することがない。また本ステップでは、光化学反応によって剥離が行われるので、第1のブロック100が過度に加熱されることがない。このため、熱ストレスによって第1のブロック100が障害を起こすこともない。

【ステップ15】図6(b)を参照すると、ステップ15において、エキシマレーザ1が移動される。すなわち、石英ガラス基板111とポリイミド絶縁層121の全ての接着面を剥離するため、石英ガラス基板111全面を走査するように、エキシマレーザ1が移動される。

【ステップ16】図7(a)を参照すると、ステップ16において、石英ガラス基板111がポリイミド絶縁層121から除去される。

【ステップ17】図7(b)を参照すると、ステップ18において、ポリイミド絶縁層121にビアホール1241が形成される。ビアホール1241は、ドライエッチングプロセスによって形成される。

【ステップ18】図8(a)を参照すると、ステップ19において、ポリイミド絶縁層121上にパンプ1261が形成される。パンプ1261は、ビアホール1241を介して、配線層131と接続する。パンプ1261は、ステップ6と同じ方法で形成される。

【ステップ19】図8(b)を参照すると、ステップ20において、ポリイミド絶縁層121上にポリイミド接着層1251が形成される。ポリイミド接着層1251には、ビアホール1242が形成される。ポリイミド接着層1251およびビアホール1241は、ステップ5と同じ方法で形成される。ステップ13～20によって、第1のブロック100と第2のブロック200が接続され、ブロック積層体1200が形成される。

【ステップ20】図9を参照すると、ステップ21において、ブロック積層体1200上に第3のブロック300が接続される。第3のブロック300は、第1のブロック100と同じ方法で形成される。ブロック積層体1200と第3のブロック300とは、ステップ13～20と同じ方法で接続される。また、第3のブロック300に付着している石英ガラス基板311は、ステップ14～16と同じ方法で、第3のブロック300から除去される。所定のブロックを全て積層するまで、ステップ13～ステップ20が繰り返される。

【他の実体態様】上述の実施例の他にも、本発明は様々な変形して実施することができる。第1に、上述の実施例では、配線材料として金を採用したが、銅などの低抵抗金属を使用することもできる。第2に、上述の実施例では、第2のブロック200の基材としてセラミック基板211を採用したが、セラミック基板211の代わり

に硬質有機樹脂基板を用いることもできる。硬質有機樹脂基板の一例として、ポリイミド樹脂の成形基板を挙げることができる。ポリイミド樹脂成形基板の場合、基板に形成された貫通スルーホールに、ピン212を打ち込むことによってピン212を取り付ける。ポリイミド樹脂成形基板を第2のブロック200の基材とした場合、その上に積層される第2のブロック200の熱膨張係数と、基材の熱膨張係数とを一致させることができる。熱膨張係数を等しくすることにより、熱ストレスによる障害が防止される。このため、熱ストレスが特に問題となる大面積高積層の配線基板の製造に適している。第3に、本実施例では、エキシマレーザによる剥離工程を、ポリイミド多層配線基板をブロックに分割して製造する場合に適用したが、本発明の適用範囲はこれに限定されるものではない。すなわち、本発明は、ポリイミド絶縁層と基材との剥離が必要とされる全ての技術に適用可能である。第4に、本実施例では、多層配線層の絶縁層材料としてポリイミドを用いたが、本発明の適用範囲はこれに限定されるものではない。光線を照射することにより光化学反応を生じ、この光化学反応によって基材との剥離ができるものであればどのようなものでも利用できる。

【発明の効果】以上のように、本発明では、エキシマレーザと有機樹脂絶縁層との光化学反応を利用して、有機樹脂多層配線層が形成されたブロックとその基材とを剥離するようにした。このため、剥離工程で有機樹脂多層配線層が劣化することがない。また、剥離工程で生じる有機樹脂多層配線層の障害も、減少することができる。すなわち、本発明は、有機樹脂多層配線層の信頼性が向上するという効果を有する。

【図面の簡単な説明】

【図1】本発明の一実施例のうち、第1のブロックの製造方法を工程順に示す図。

【図2】本発明の一実施例のうち、第1のブロックの製造方法を工程順に示す図。

【図3】本発明の一実施例のうち、第2のブロックの製造方法を工程順に示す図。

【図4】本発明の一実施例のうち、第2のブロックの製造方法を工程順に示す図。

【図5】本発明の一実施例のうち、第1のブロックと第2のブロックとの接続方法を工程順に示す図。

【図6】本発明の一実施例のうち、第1のブロックとその基材との剥離方法を工程順に示す図。

【図7】本発明の一実施例のうち、ブロック積層体の製造工程を工程順に示す図。

【図8】本発明の一実施例のうち、ブロック積層体の製造工程を工程順に示す図。

【図9】本発明の一実施例のうち、ブロック積層体と第3のブロックとの接続方法を工程順に示す図。

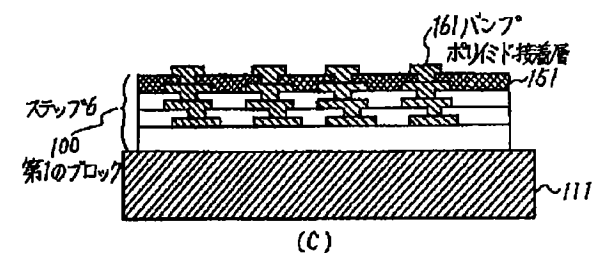
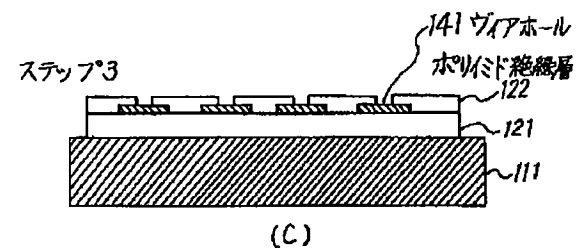
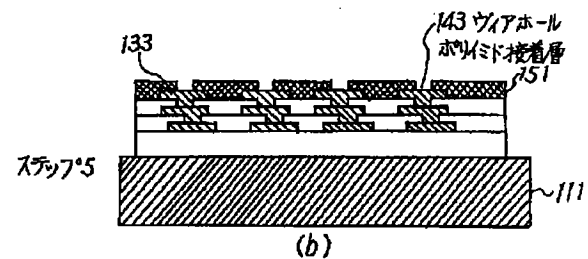
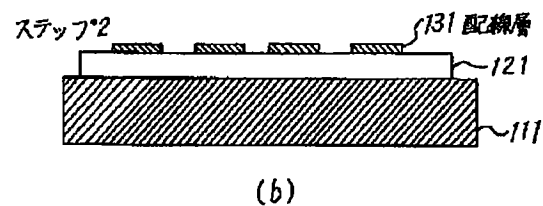
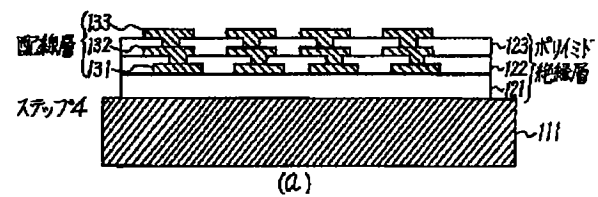
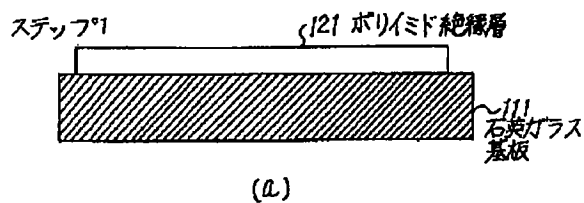
【符号の説明】

1 エキシマレーザ  
 100 第1のブロック  
 111 石英ガラス基板  
 121 ポリイミド絶縁層  
 122 ポリイミド絶縁層  
 123 ポリイミド絶縁層  
 131 配線層  
 132 配線層  
 133 配線層  
 141 ヴィアホール  
 143 ヴィアホール  
 151 ポリイミド接着層  
 161 パンプ  
 200 第2のブロック  
 211 セラミック基板  
 212 ピン  
 221 ポリイミド絶縁層

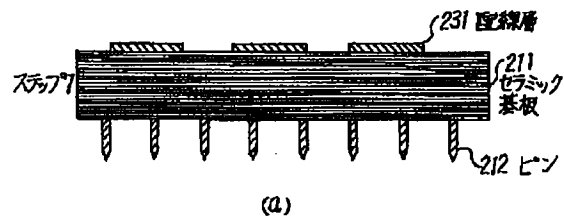
222 ポリイミド絶縁層  
 223 ポリイミド絶縁層  
 231 配線層  
 232 配線層  
 233 配線層  
 234 配線層  
 241 ヴィアホール  
 243 ヴィアホール  
 244 ヴィアホール  
 251 ポリイミド接着層  
 300 第3のブロック  
 311 石英ガラス基板  
 1200 ブロック積層体  
 1241 ヴィアホール  
 1242 ヴィアホール  
 1251 ポリイミド接着層  
 1261 パンプ

【図1】

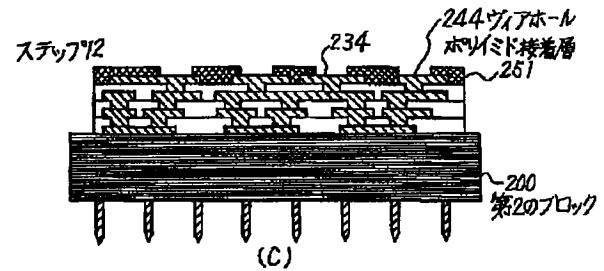
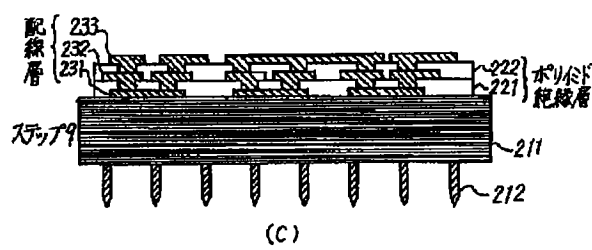
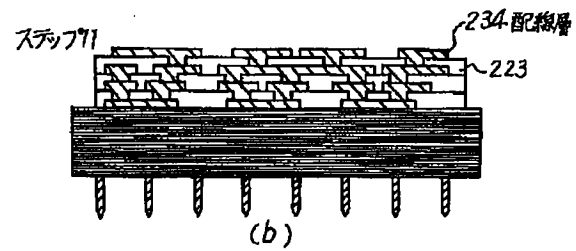
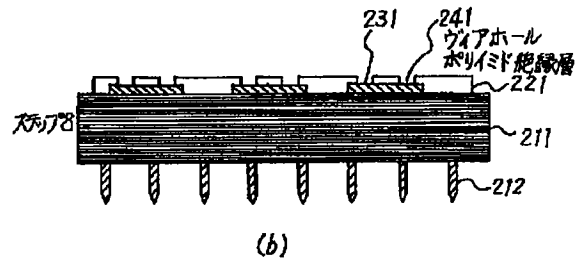
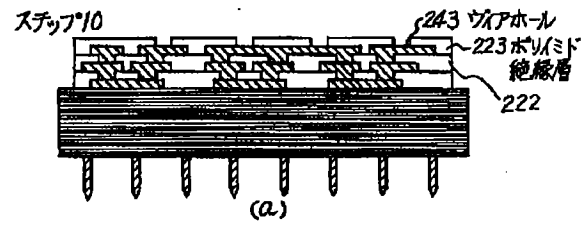
【図2】



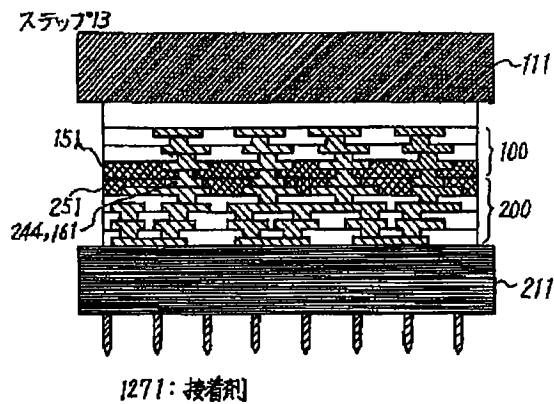
【図3】



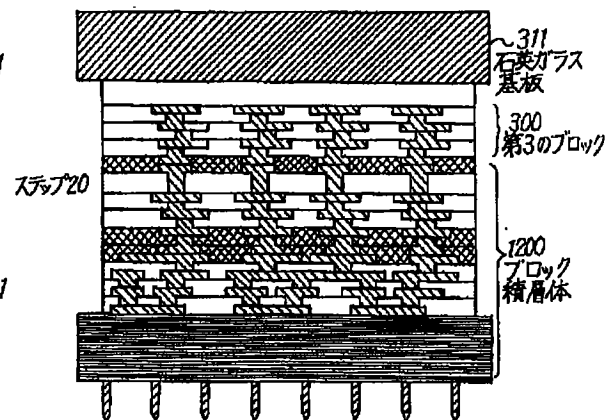
【図4】



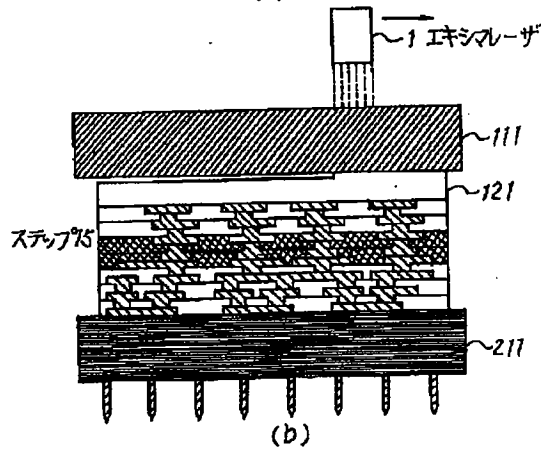
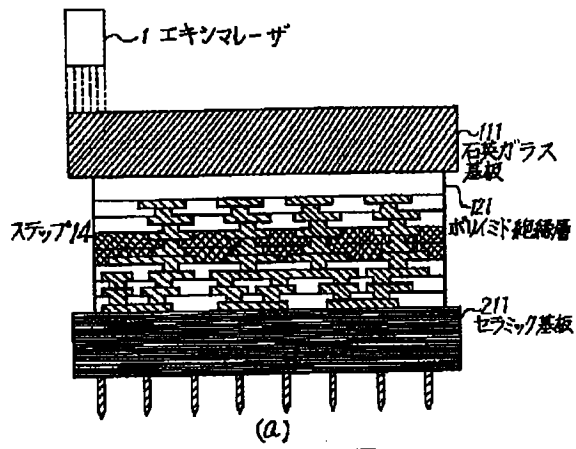
【図5】



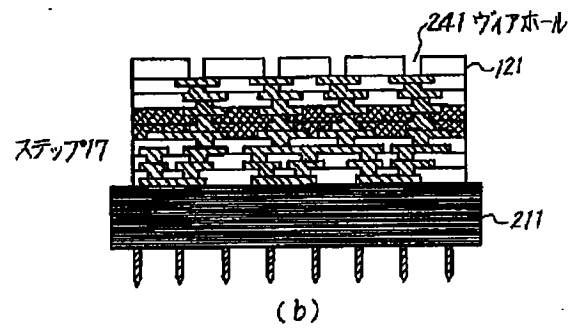
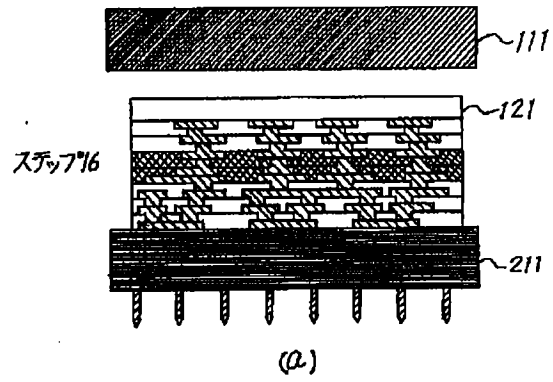
【図9】



【図6】



【図7】



【図8】

